Este documento pertenece a una serie de ejercicios para adquirir habilidades en el uso de los LLMS

# Objetivo (Mejorar la claridad y la coherencia de un texto)

Copia y pega un texto desde Word a ChatGPT y déjale trabajar. Le pediremos que nos deje la corrección en un nuevo chat para poder compartirlo. Una captura de pantalla del resultado está al final de la página para que veas el cambio den UX de ChatGPT.

Solamente he marcado en amarillo los detalles del primer párrafo que han sido modificado.

### Prompt (Usa este ejemplo o crea tu uno)

Corrige el siguiente texto detectando y mejorando errores ortográficos, gramaticales, de puntuación y de claridad.

**No me des la respuesta aquí.**

**Quiero que crees un chat nuevo solo con el texto corregido.**

**Luego, dame un enlace a ese nuevo chat para que yo lo pueda compartir.**

Aquí está el texto que quiero que corrijas:

###

**La Era de los Semiconductores: DRAM y SRAM**

**DRAM (Dynamic Random Access Memory):** La DRAM utiliza un transistor y un condensador para almacenar cada bit de información. El condensador almacena la carga eléctrica, pero esta se disipa con el tiempo, por lo que la DRAM requiere una actualización periódica para mantener los datos.

Diagrama, Esquemático

El contenido generado por IA puede ser incorrecto.

*Figure 1 -Celda Memoria*

El elemento de almacenamiento de la celda de memoria DRAM es el condensador o (4). La carga almacenada en el condensador se degrada con el tiempo, por lo que su valor se debe restaurar o refrescar periódicamente (leído y reescrito). El transistor MOSFET(3) [Metal-oxide-Semiconductor field-effect transitor) actúa como una puerta para permitir la lectura o escritura cuando está abierto o el almacenamiento cuando está cerrado.

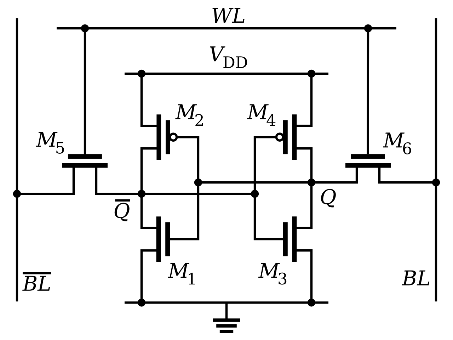
Lectura

Para la lectura la fila (word line) transmite un valor lógico de 1 (voltaje alto) a la compuerta del transistor MOSFET(3) que lo vuelve conductivo permitiendo que la carga almacenada en el condensador (4) sea transferida a la columna de datos(bit line).9 La columna de datos (bit line) tiene una capacidad parasítica (5) adicional que absorberá parte de la carga y ralentizará el proceso de lectura. la capacidad eléctrica de la columna (bit line) determinará el tamaño necesario del condensador de almacenamiento (4). En el diseño se debe de elegir. Si el condensador de almacenamiento es demasiado pequeño, el voltaje de la columna (bit line) tardaría demasiado tiempo en alcanzar o no alcanzaría el nivel necesario por los amplificadores al final de cada columna de datos. Ya que el proceso de lectura degrada la carga en el condensador de almacenamiento (4), su valor debe de ser reescrito tras cada lectura.6

Escritura

El proceso de escritura es el más sencillo. El valor deseado 1 (voltaje alto) o 0 (voltaje bajo) se transmite a la columna de datos (bit line). La fila de datos (word line) activa los transistores nMOS (3) conectando la fila de datos con el valor a escribir al condensador de almacenamiento (4).9 El único factor a tener en cuenta es asegurar que el transistor nMOS (3) se mantiene abierto el tiempo necesario para permitir que el condensador se cargue o descargue completamente.

**SRAM (Static Random Access Memory):** La SRAM utiliza un conjunto de transistores para almacenar cada bit de información. No requiere una actualización periódica, pero es más costosa y consume más energía que la DRAM.



*Figure 2- Celda SRAM Transistores*

Diagrama, Esquemático

El contenido generado por IA puede ser incorrecto.

*Figure 3 Celda SRAM Inversores*

El principio de funcionamiento de la celda de memoria SRAM es más fácil de comprender si representamos los transistores M1 a M4 como inversores. De esta manera se puede apreciar claramente que el corazón de la celda de memoria está formado por dos inversores en lazo. Este simple lazo crea un circuito biestable.

Un valor lógico de 1 en la entrada del primer inversor se convierte en un 0 en su salida, y se transmite a la entrada del segundo inversor que transforma ese 0 en un 1 y lo transmite de nuevo a la entrada del primer inversor. Esto crea un estado estable que se mantiene en el tiempo.

Igualmente el otro estado estable del circuito se da cuando se tiene un valor de 0 en la entrada del primer inversor tras pasar por ambos inversores en serie, y ser invertido dos veces el valor se mantiene en 0.

Lectura

Para leer los contenidos de la celda de memoria almacenados en el lazo los transistores M5 y M6 deben de ser activados. Cuando reciben voltaje a sus compuertas desde la fila de datos (word line) (WL}, se convierten en conductivos por lo que los valores en Q and NOTQ se transmiten a la columna de datos (bit line) (BL} y a su complementaria (BL). Finalmente estos valores se amplifican al final de las columnas de datos (bit lines).

Escritura

El proceso de escritura es similar. La diferencia es que en este caso el nuevo valor que queremos almacenar en la celda de memoria se transmite a la columna de datos (bit line) (

BL} y a su complementaria {NOT BL}. Seguidamente los transistores M5 y M6 son activados transmitiendo un valor de 1 (voltaje alto) a la fila de datos (word line) {WL} Conectando las columnas de datos (bit lines) al lazo cerrado.

Aunque la DRAM ha dominado el mercado de la memoria principal debido a su menor costo, la SRAM sigue siendo crucial en determinadas aplicaciones.

[EL enlace a la corrección](https://chatgpt.com/canvas/shared/683719567f9c8191b096d8d599258060)

[El enlace al chat](https://chatgpt.com/share/683719aa-0bac-8013-a10d-15028675afe0)

Salida

**La Era de los Semiconductores: DRAM y SRAM**

**• DRAM (Dynamic Random Access Memory):**  
La DRAM utiliza un transistor y un condensador para almacenar cada bit de información. El condensador almacena una carga eléctrica, pero esta se disipa con el tiempo, por lo que la DRAM requiere una actualización periódica para mantener los datos.

**Figura 1 - Celda de Memoria**  
El elemento de almacenamiento de la celda de memoria DRAM es el condensador (4). La carga almacenada en el condensador se degrada con el tiempo, por lo que su valor debe ser restaurado o refrescado periódicamente (mediante lectura y reescritura). El transistor MOSFET (3) (*Metal-Oxide-Semiconductor Field-Effect Transistor*) actúa como una puerta que permite la lectura o escritura cuando está abierto, o el almacenamiento cuando está cerrado.

**• Lectura**  
Durante la lectura, la fila (*word line*) transmite un valor lógico de 1 (voltaje alto) a la compuerta del transistor MOSFET (3), volviéndolo conductivo. Esto permite que la carga almacenada en el condensador (4) se transfiera a la columna de datos (*bit line*). La columna de datos posee una capacidad parasítica adicional (5) que absorberá parte de la carga y ralentizará el proceso de lectura. La capacidad eléctrica de la columna determinará el tamaño necesario del condensador de almacenamiento.

Si el condensador es demasiado pequeño, el voltaje de la columna podría tardar demasiado en alcanzar, o no alcanzar, el nivel necesario para que los amplificadores al final de cada columna de datos lo reconozcan correctamente. Dado que el proceso de lectura degrada la carga en el condensador, su valor debe ser reescrito después de cada lectura.

**• Escritura**  
El proceso de escritura es más sencillo. El valor deseado, 1 (voltaje alto) o 0 (voltaje bajo), se transmite a la columna de datos (*bit line*). La fila de datos (*word line*) activa los transistores nMOS (3), conectando el valor a escribir con el condensador de almacenamiento (4). El único factor a tener en cuenta es asegurar que el transistor nMOS permanezca abierto el tiempo suficiente para permitir que el condensador se cargue o descargue completamente.

**• SRAM (Static Random Access Memory):**  
La SRAM utiliza un conjunto de transistores para almacenar cada bit de información. No requiere actualización periódica, pero es más costosa y consume más energía que la DRAM.

**Figura 2 - Celda SRAM con Transistores**  
**Figura 3 - Celda SRAM con Inversores**  
El principio de funcionamiento de la celda de memoria SRAM se comprende mejor si representamos los transistores M1 a M4 como inversores. De esta manera, se puede apreciar claramente que el núcleo de la celda está formado por dos inversores en lazo. Este simple lazo crea un circuito biestable.

Un valor lógico de 1 en la entrada del primer inversor se convierte en 0 en su salida, el cual se transmite a la entrada del segundo inversor, que a su vez lo transforma de nuevo en 1 y lo envía otra vez al primero. Esto genera un estado estable que se mantiene en el tiempo.

De igual forma, el otro estado estable se produce cuando se tiene un valor de 0 en la entrada del primer inversor. Tras pasar por ambos inversores en serie y ser invertido dos veces, el valor se mantiene en 0.

**• Lectura**  
Para leer el contenido de la celda almacenado en el lazo, los transistores M5 y M6 deben ser activados. Al recibir voltaje en sus compuertas desde la fila de datos (*word line* – WL), se vuelven conductivos, permitiendo que los valores en Q y NOTQ se transmitan a la columna de datos (*bit line* – BL) y su complementaria (*bit line complementaria* – NOT BL). Finalmente, estos valores se amplifican al final de las columnas de datos.

**• Escritura**  
El proceso de escritura es similar. La diferencia es que, en este caso, el nuevo valor que se desea almacenar se transmite a la columna de datos (BL) y a su complementaria (NOT BL). Luego, los transistores M5 y M6 son activados mediante un valor de 1 (voltaje alto) en la fila de datos (WL), conectando las columnas de datos al lazo cerrado de la celda de memoria.

Aunque la DRAM ha dominado el mercado de la memoria principal debido a su menor costo, la SRAM sigue siendo crucial en determinadas aplicaciones.

### Prompt

detalla los cambios que has realizado. Me ayudará a mejorar mi estilo de escritura.

SALIDA

Claro, a continuación detallo los principales **cambios ortográficos, gramaticales, de puntuación y de estilo** que realicé en tu texto, organizados por categorías. Esto te servirá como guía para mejorar tu estilo de redacción técnico-científica.

**🔤 Ortografía**

1. **"Celda Memoria" → "Celda de Memoria"**  
   ➤ Añadí la preposición "de" para corregir la construcción nominal.
2. **"transitor" → "transistor"**  
   ➤ En "[...] field-effect transitor)", se corrigió "transitor" a "transistor".
3. **"la capacidad eléctrica de la columna" → "La capacidad eléctrica de la columna"**  
   ➤ Corregí la falta de mayúscula al inicio de la frase.
4. **"leído y reescrito" → "mediante lectura y reescritura"**  
   ➤ Se reformuló para mayor claridad y precisión técnica.
5. **"and NOTQ" → "y NOTQ"**  
   ➤ Se tradujo el conector "and" al español, ya que el resto del texto está en español.
6. **"al lazo cerrado" → "al lazo cerrado de la celda de memoria"**  
   ➤ Se precisó el complemento para mayor claridad.

**🧠 Gramática y sintaxis**

1. **"Para la lectura la fila..." → "Durante la lectura, la fila..."**  
   ➤ Mejor estructura gramatical y claridad con uso adecuado de coma.
2. **"Se debe de elegir" → "Se debe elegir"**  
   ➤ Eliminé el uso innecesario de la preposición "de". En español estándar, lo correcto es "se debe + infinitivo".
3. **"ya que el proceso de lectura degrada..." → "Dado que el proceso de lectura degrada..."**  
   ➤ "Dado que" es más formal y adecuado en un texto técnico.
4. **"El único factor a tener en cuenta es asegurar..." → "El único factor a tener en cuenta es asegurar que..."**  
   ➤ Añadí el "que" necesario para la subordinación de la oración.
5. **"seguidamente los transistores..." → "Luego, los transistores..."**  
   ➤ Uso más natural y formal de conectores discursivos.
6. **"tras pasar por ambos inversores en serie, y ser invertido..." → sin coma antes de "y"**  
   ➤ Eliminé la coma innecesaria que separaba el sujeto del verbo.

**✒️ Puntuación y estilo**

1. **Clarifiqué el uso de paréntesis y nombres técnicos**  
   ➤ Ejemplo: "*word line* (WL)", "*bit line* (BL)", NOT BL, etc., para uniformidad.
2. **Reemplacé frases ambiguas o poco naturales**
   * "Este simple lazo crea un circuito biestable" en lugar de "Esto crea un estado estable..."
   * "Esto genera un estado estable que se mantiene en el tiempo" para mayor precisión.
3. **Unifiqué el uso de los términos técnicos en inglés y su traducción**  
   ➤ Se mantuvo el inglés entre paréntesis o cursiva solo cuando es indispensable (estándar en textos técnicos).
4. **Evité repeticiones y redundancias**
   * Ej.: "valor debe de ser reescrito tras cada lectura" → "debe ser reescrito después de cada lectura".
5. **Clarifiqué relaciones causa-efecto y condicionales**  
   ➤ Ejemplo: "Si el condensador es demasiado pequeño, el voltaje de la columna podría tardar..." para expresar mejor la condición.

**📘 Mejoras de claridad y flujo**

* Reorganicé frases largas y complejas para hacerlas más comprensibles.
* Aumenté la coherencia inter-oracional con conectores lógicos ("Dado que", "Luego", "Finalmente", etc.).
* Uniformé la terminología técnica para mantener consistencia.

Si deseas, puedo crear una plantilla o guía de redacción técnica en español con ejemplos de buenas prácticas. ¿Te interesaría?

# Objetivo (Mejorar la claridad y la coherencia de fichero de texto)

Podemos hacer lo mismo para cargando un archivo word .

### Prompt

Corrige el texto del archivo cargado. Mejora errores ortográficos, gramaticales, de puntuación y de claridad.

Dame un enlace para descargar el archivo corregido en formato .txt, por favor

Detalla los cambios que has realizado. Me ayudará a mejorar mi estilo de escritura.

A

Texto, Carta

El contenido generado por IA puede ser incorrecto.